

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2003年 3月 7日

出願番号

Application Number:

特願2003-061818

[ST.10/C]:

[JP2003-061818]

出願人

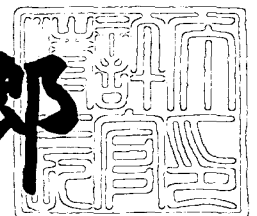
Applicant(s):

三菱電機株式会社

2003年 5月13日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3035200

【書類名】 特許願

【整理番号】 544531JP01

【提出日】 平成15年 3月 7日

【あて先】 特許庁長官 殿

【国際特許分類】 H05K 3/36
H05K 1/18

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会
社内

【氏名】 村田 雄一郎

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会
社内

【氏名】 中川 直紀

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100073759

【弁理士】

【氏名又は名称】 大岩 増雄

【選任した代理人】

【識別番号】 100093562

【弁理士】

【氏名又は名称】 児玉 俊英

【選任した代理人】

【識別番号】 100088199

【弁理士】

【氏名又は名称】 竹中 岑生

【選任した代理人】

【識別番号】 100094916

【弁理士】

【氏名又は名称】 村上 啓吾

【手数料の表示】

【予納台帳番号】 035264

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 高速通信用プリント配線基板

【特許請求の範囲】

【請求項 1】 高周波信号を伝送する第一の信号線路を有する第一のプリント基板、この第一のプリント基板の上記第一の信号線路に接続され、高周波信号を伝送する第二の信号線路を有する第二のプリント基板、及び多ピンを有し、上記第一の信号線路及び第二の信号線路を上記ピンによって接続するように、上記第一のプリント基板及び第二のプリント基板間に配置されたコネクタを備え、上記コネクタの上記第一の信号線路及び第二の信号線路を接続しない空きピンに損失を与える素子を接続したことを特徴とする高速通信用プリント配線基板。

【請求項 2】 上記損失を与える素子は、抵抗部品、基板内蔵抵抗、印刷抵抗、高抵抗線路、比較的長い線路、コンデンサ素子及びインダクタンス素子の内の少なくとも一つを含むことを特徴とする請求項 1 記載の高速通信用プリント配線基板。

【請求項 3】 上記損失を与える素子の空きピンと反対側をオープンもしくはグランドまたは電源に接続したことを特徴とする請求項 1 または請求項 2 記載の高速通信用プリント配線基板。

【請求項 4】 高周波信号を伝送する第一の信号線路を有する第一のプリント基板、この第一のプリント基板の上記第一の信号線路に接続され、高周波信号を伝送する第二の信号線路を有する第二のプリント基板、及び多ピンを有し、上記第一の信号線路及び第二の信号線路を上記ピンによって接続するように、上記第一のプリント基板及び第二のプリント基板間に配置されたコネクタを備え、上記コネクタの上記第一の信号線路及び第二の信号線路を接続しない空きピンの両端に損失を与える素子を接続し、上記素子の空きピンと反対側をオープンもしくはグランドまたは電源に接続したことを特徴とする高速通信用プリント配線基板。

【請求項 5】 高周波信号を伝送する第一の信号線路を有する第一のプリント基板、この第一のプリント基板の上記第一の信号線路に接続され、高周波信号を伝送する第二の信号線路を有する第二のプリント基板、及び多ピンを有し、上

記第一の信号線路及び第二の信号線路を上記ピンによって接続するように、上記第一のプリント基板及び第二のプリント基板間に配置されたコネクタを備え、上記コネクタの上記第一の信号線路及び第二の信号線路を接続しない空きピンの一端同士を接続すると共に上記空きピンの他端に損失を与える素子を接続し、上記素子の空きピンと反対側をオープンもしくはグランドまたは電源に接続したことを特徴とする高速通信用プリント配線基板。

【請求項 6】 高周波信号を伝送する第一の信号線路を有する第一のプリント基板、この第一のプリント基板の上記第一の信号線路に接続され、高周波信号を伝送する第二の信号線路を有する第二のプリント基板、及び多ピンを有し、上記第一の信号線路及び第二の信号線路を上記ピンによって接続するように、上記第一のプリント基板及び第二のプリント基板間に配置されたコネクタを備え、上記コネクタの上記第一の信号線路及び第二の信号線路を接続しない空きピンをデイジーチェーン接続し、上記デイジーチェーン接続の両端に配置された空きピンに損失を与える素子を接続し、上記素子の空きピンと反対側をオープンもしくはグランドまたは電源に接続したことを特徴とする高速通信用プリント配線基板。

【請求項 7】 高周波信号を伝送する第一の信号線路を有する第一のプリント基板、この第一のプリント基板の上記第一の信号線路に接続され、高周波信号を伝送する第二の信号線路を有する第二のプリント基板、及び多ピンを有し、上記第一の信号線路及び第二の信号線路を上記ピンによって接続するように、上記第一のプリント基板及び第二のプリント基板間に配置されたコネクタを備え、上記コネクタの上記第一の信号線路及び第二の信号線路を接続しない空きピンの一端同士及び多端同士を接続すると共に上記一端同士及び多端同士を接続した線路に損失を与える素子を接続したことを特徴とする高速通信用プリント配線基板。

【請求項 8】 上記損失を与える素子は、抵抗部品、基板内蔵抵抗、印刷抵抗、高抵抗線路、比較的長い線路、コンデンサ素子及びインダクタンス素子の内の少なくとも一つを含むことを特徴とする請求項 4～請求項 7 のいずれかに記載の高速通信用プリント配線基板。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、多ピンコネクタの空きピンを処理し、空きピンの影響をなくするようにした高速通信用プリント配線基板に関するものである。

【0002】

【従来の技術】

プリント基板間の多数の信号線路を接続する場合、プリント基板に多ピンのコネクタを実装し、コネクタを介して信号線路が接続される。このような装置は、例えば、特許文献1に示されている。このとき、コネクタピンの本数がプリント基板内の信号線路の本数より多い場合、コネクタピンの中には信号線路が接続されない空きピンが発生する。従来、空きピンはオープンのままもしくはグランドに接続されていた。

図13は、従来のプリント配線基板の信号線路の伝送特性を示す図であり、コネクタピンに接続された差動信号線路の伝送特性を示す図である。

図13に示されるように、周波数が低い領域では、伝送ロスは少なく良好な信号伝送が行なわれる。周波数が高い領域では、特定の周波数において伝送ロスが大きくなり、この周波数帯においては信号伝送を行なうことができない。伝送ロスが大きくなる周波数は、3GHz以上の周波数であり、スパイク状の伝送ロスとなる。

【0003】

【特許文献1】

特開2001-42981号公報（第3～5頁、図4）

【0004】

【発明が解決しようとする課題】

従来、このような高い周波数において伝送特性を調べたことがなく、スパイク状の伝送ロスが発生する現象や、グランド接続された空きピンが原因であることは分かっていなかった。このメカニズムを説明すると、空きピンの両端は、グランドに接続されているため、コネクタピンの長さが、信号の半波長の整数倍になると共振器として動作する。コネクタピンの長さは、通常20mm程度であるため、コネクタピンを支持するプラスチックなどの材料の比誘電率を考慮すると、

共振周波数は、3GHz程度となる。共振周波数では、空きピンと信号線路に接続された信号ピンとの結合によって、信号ピンを流れる信号のエネルギーが、空きピンに吸収されるため、信号線路の伝送ロスが増大し、問題となる。空きピンをオープンにしても、同様のメカニズムによって、コネクタピンが共振すると伝送ロスが増大し、問題になる。

【0005】

特許文献1では、信号線路の最終段からの反射ノイズを低減するために、信号線の最終段を構成するコネクタに、終端抵抗を実装したターミネーションボードを設けた例が示されているが、このような構成では、空きピンの影響を除去することができず、3GHz以上の高周波帯でのスパイク状の伝送ロスの発生を防ぐことができないという問題があった。

【0006】

この発明は、上述のような課題を解決するためになされたものであり、多ピンコネクタの空きピンの影響を除去することができるようにした、高速通信用プリント配線基板を得ることを目的にしている。

【0007】

【課題を解決するための手段】

この発明に係わる高速通信用プリント配線基板においては、高周波信号を伝送する第一の信号線路を有する第一のプリント基板、この第一のプリント基板の第一の信号線路に接続され、高周波信号を伝送する第二の信号線路を有する第二のプリント基板、及び多ピンを有し、第一の信号線路及び第二の信号線路をピンによって接続するように、第一のプリント基板及び第二のプリント基板間に配置されたコネクタを備え、コネクタの第一の信号線路及び第二の信号線路を接続しない空きピンに損失を与える素子を接続したものである。

【0008】

【発明の実施の形態】

実施の形態1.

図1は、この発明の実施の形態1による高速通信用プリント配線基板を示す図である。図1には、信号線路が接続された信号ピンは表示していない。

図 1 において、バックボード 1（第一のプリント基板）の信号線路（第一の信号線路）とドータボード 2（第二のプリント基板）の信号線路（第二の信号線路）とは、コネクタ 3 により接続される。コネクタ 3 は、空きピンのコネクタピン 4～9 を有し、このコネクタピン 4～9 の両側には終端抵抗 10 が設けられ、終端抵抗の反対側を基板のグランドに接続している。この終端抵抗の反対側は、電源に接続されてもよい。

図 2 は、この発明の実施の形態 1 による高速通信用プリント配線基板の信号線路の伝送特性を示す図である。

図 2 では、周波数に対する伝送ロスが示され、信号線路の伝送特性にスパイク状の伝送ロスが発生することはない。

【 0 0 0 9 】

実施の形態 1 は、図 1 に示されるように、空きピンの両端に終端抵抗 10 を設けることにより、空きピンの共振特性を低減し、信号線路にスパイク状の伝送ロスが発生することを低減することができるようにしたものである。終端抵抗 10 の値は、信号線路の特性インピーダンスに一致させる必要はなく、空きピンに適当なロスを与え、空きピンの共振特性を低下させる値であれば良い。

【 0 0 1 0 】

実施の形態 1 によれば、空きピンの両端に終端抵抗を設けることにより、信号線路の伝送ロスの発生を低減することができる。

【 0 0 1 1 】

実施の形態 2.

図 3 は、この発明の実施の形態 2 による高速通信用プリント配線基板を示す図である。

図 3 において、1～10 は図 1 におけるものと同一のものである。図 3 では、バックボード 1 側にて空きピン同士を接続し、ドータボード 2 側に終端抵抗 10 を設け、終端抵抗 10 の反対側を基板のグランドに接続している。この終端抵抗の反対側は、電源に接続されてもよい。

【 0 0 1 2 】

このような構成にすることにより、信号線路の伝送特性にスパイク状の伝送ロ

スが発生することはない。また、このような構成にすることにより、バックボード 1 に終端抵抗 10 を設ける必要がなくなるため、バックボード 1 に実装する部品点数を減らすことができると共に、バックボード 1 の実装を容易にすることができるという効果を有する。また、バックボード 1 にて接続される空きピン同士は、どのようなペアであってもよい。

【 0 0 1 3 】

実施の形態 2 によれば、信号線路の伝送特性にスパイク状の伝送ロスが発生するのを防止するという効果がある。

また、バックボード側に終端抵抗を設ける必要がなくなるため、バックボードに実装する部品点数を減らすことができると共に、プリント基板への実装を容易にするという効果がある。

【 0 0 1 4 】

実施の形態 3 .

図 4 は、この発明の実施の形態 3 による高速通信用プリント配線基板を示す図である。

図 4 において、1 ~ 10 は図 1 におけるものと同一のものである。図 4 では、コネクタ 3 の空きピンをデイジーチェーン接続し、デイジーチェーン接続の両端のドータボード 2 側の 2 箇所にも終端抵抗 10 を設けた構成としたものである。図 4 では、終端抵抗 10 の反対側はグラウンドに接続されているが、電源に接続してもよい。この様な構成にすることにより、終端抵抗 10 の数を大幅に減少させると共に、スパイク状の伝送ロスの発生を防止することができるようにしている。

【 0 0 1 5 】

実施の形態 3 によれば、終端抵抗の数を大幅に減少させると共に、スパイク状の伝送ロスの発生を防止することができるという効果を有する。

【 0 0 1 6 】

実施の形態 4 .

図 5 は、この発明の実施の形態 4 による高速通信用プリント配線基板を示す図である。

図5において、1～10は図1におけるものと同一のものである。図5では、ドータボード2側にて空きピン同士を接続し、バックボード1側に終端抵抗10を設け、終端抵抗10の反対側を基板のグランドに接続している。この終端抵抗の反対側は、電源に接続されてもよい。

【0017】

このような構成にすることにより、信号線路の伝送特性にスパイク状の伝送ロスが発生することはない。また、このような構成にすることにより、ドータボード2に終端抵抗10を設ける必要がなくなるため、ドータボード2に実装する部品点数を減らすことができると共に、ドータボード2の実装を容易にすることができるという効果を有する。また、ドータボード2にて接続される空きピン同士は、どのようなペアであってもよい。

【0018】

実施の形態4によれば、ドータボード側で空きピン同士を接続すると共に、バックボード側に終端抵抗を設けることにより、終端抵抗の数を減らしながら、信号線路の伝送ロスの発生を低減することができる。

【0019】

実施の形態5.

図6は、この発明の実施の形態5による高速通信用プリント配線基板を示す図である。

図6において、1～10は図1におけるものと同一のものである。図6では、コネクタ3の空きピンをデイジーチェーン接続し、デイジーチェーン接続の両端のバックボード1側の2箇所にも終端抵抗10を設けた構成としたものである。図6では、終端抵抗10の反対側はグランドに接続されているが、電源に接続してもよい。この様な構成にすることにより、終端抵抗10の数を大幅に減少させると共に、スパイク状の伝送ロスの発生を防止することができるようにしている。

【0020】

実施の形態5によれば、空きピンをデイジーチェーン接続し、バックボード側の2箇所に終端抵抗を設けることにより、終端抵抗の数を大幅に減らしながら、

信号線路の伝送ロスの発生を低減することができる。

【 0 0 2 1 】

実施の形態 6.

図 7 は、この発明の実施の形態 6 による高速通信用プリント配線基板を示す図である。

図 7 において、1 ～ 1 0 は図 1 におけるものと同一である。図 7 では、コネクタ 3 の空きピンを並列接続し、並列接続の両側に終端抵抗を設けた構成としたものである。図 7 では、終端抵抗 1 0 の反対側は、グランドに接続されているが、電源に接続しても良い。このような構成にすることにより、終端抵抗 1 0 の数を大幅に減少させると共に、スパイク状の伝送ロスの発生を防止することができるようにしている。

【 0 0 2 2 】

実施の形態 6 によれば、空きピンを並列接続し、バックボード側とドータボード側の 2 箇所終端抵抗を設けることにより、終端抵抗の数を大幅に減らしながら、信号伝送路の伝送ロスの発生を低減することができる。

【 0 0 2 3 】

実施の形態 7.

図 8 は、この発明の実施の形態 7 による高速通信用プリント配線基板を示す図である。

図 8 において、1 ～ 1 0 は図 1 におけるものと同一である。図 8 では、コネクタ 3 の空きピンを並列接続し、並列接続の片側をドータボード側に折り返して、ドータボード側だけに終端抵抗を設けた構成としたものである。図 8 では、終端抵抗 1 0 の反対側はグランドに接続されているが、電源に接続しても良い。このような構成にすることにより、終端抵抗 1 0 の数を大幅に減少させると共に、スパイク状の伝送ロスの発生を防止することができるようにしている。

【 0 0 2 4 】

実施の形態 7 によれば、空きピンを並列接続し、ドータボード側の 2 箇所終端抵抗を設けることにより、終端抵抗の数を大幅に減らしながら、信号伝送路の伝送ロスの発生を低減することができる。

【 0 0 2 5 】

実施の形態 8.

図 9 は、この発明の実施の形態 8 による高速通信用プリント配線基板を示す図である。

図 9 において、1～10 は図 1 におけるものと同一である。図 9 では、コネクタ 3 の空きピンを並列接続し、並列接続の片側をバックボード側に折り返して、バックボード側だけに終端抵抗を設けた構成としたものである。図 9 では、終端抵抗 10 の反対側は、グランドに接続されているが、電源に接続しても良い。このような構成にすることにより、終端抵抗 10 の数を大幅に減少させると共に、スパイク状の伝送ロスの発生を防止することができるようにしている。

【 0 0 2 6 】

実施の形態 8 によれば、空きピンを並列接続し、バックボード側の 2 箇所終端抵抗を設けることにより、終端抵抗の数を大幅に減らしながら、信号伝送路の伝送ロスの発生を低減することができる。

【 0 0 2 7 】

実施の形態 9.

図 10 は、この発明の実施の形態 9 による高速通信用プリント配線基板を示す図である。

図 10 において、1～10 は図 1 のものと同一である。図 10 では、空きピン同士をバックボード 1 側とドータボード 2 側にて接続し、空きピン同士を接続した線路に終端抵抗を設けたものである。図 10 では、ドータボード側の線路に終端抵抗を設けた例を示したが、バックボード側に設けても良いし、両側に設けても良い。このような構成にすることにより、空きピンを電源もしくはグランドに接続することなく、スパイク状の伝送ロスの発生を防止することができるようにしている。

【 0 0 2 8 】

実施の形態 9 によれば、空きピン同士を接続し、接続した線路に終端抵抗を設けることにより、空きピンを電源もしくはグランドに接続することなく、信号伝送路の伝送ロスの発生を低減することができる。

【 0 0 2 9 】

実施の形態 1 0.

実施の形態 1 ～実施の形態 9 では、バックボード 1（第 1 のプリント基板）とドータボード 2（第 2 のプリント基板）を用いた例について示したが、複数のドータボード（複数のプリント基板）がコネクタを介して接続された装置に適用しても良い。

図 1 1 は、例えば、3 枚のドータボードを用いた高速通信用プリント配線基板を示す図である。

図 1 1 において、2, 1 1, 1 5 はドータボード、3, 1 4, 1 8 はコネクタ、4, 1 2, 1 6 はコネクタ空きピン、1 0, 1 3, 1 7 は終端抵抗である。

コネクタ 3 の空きピン 4 の両端には終端抵抗 1 0 が設けられ、終端抵抗の反対側は、基板のグランドもしくは電源に接続される。同様の構成によりコネクタ 1 4 の空きピン 1 2 の両端には終端抵抗 1 3 が設けられ、終端抵抗の反対側は、基板のグランドもしくは電源に接続される。コネクタ 1 8 の空きピン 1 6 の両端には終端抵抗 1 7 が設けられ、終端抵抗の反対側は、基板のグランドもしくは電源に接続される。このような構成にすることにより、全てのドータボードにおいて、信号線路の伝送特性にスパイク状の伝送ロスの発生を防止することができる。

図 1 1 では、1 本の空きピンを単独に処理した例について述べたが、複数の空きピンをデージーチェーン接続したり、並列接続しても良い。

【 0 0 3 0 】

実施の形態 1 0 によれば、バックボードに接続された複数のコネクタの空きピンに終端抵抗を設けることにより、全ての信号線路の伝送特性にスパイク状の伝送ロスの発生を防止することができる。

【 0 0 3 1 】

実施の形態 1 1.

実施の形態 1 0 では、複数のドータボードのコネクタの空きピンに対し個別に終端抵抗を設けた例について示したが、複数のコネクタの空きピンをまとめて処理しても良い。

図 1 2 は、この発明の実施の形態 1 1 による高速通信用プリント配線基板を示

す図である。

図 1 2 において、1 ～ 1 8 は図 1 1 におけるものと同一である。2 0 はバックボード内の線路である。コネクタ 3 の空きピン 4 には終端抵抗 1 0 が設けられ、終端抵抗の反対側はグランドもしくは電源に接続される。コネクタ 3 の空きピンの反対側はバックボード内の線路 2 0 を介して、ドータボード 1 1 に設けられたコネクタ 1 4 の空きピン 1 2 に接続される。空きピン 1 2 の反対側は、終端抵抗 1 3 を介して、グランドもしくは電源に接続される。このような構成にすることにより、終端抵抗の数を大幅に減少させると共に、スパイク状の伝送ロスの発生を防止することができるようにしている。

図 1 2 では、1 本の空きピンを単独に処理した例について述べたが、複数の空きピンをデイジーチェーン接続したり、並列接続しても良い。

【 0 0 3 2 】

実施の形態 1 1 によれば、2 つのコネクタの空きピンを接続し、両端に終端抵抗を設けることにより、信号伝送路の伝送ロスの発生を低減することができる。

【 0 0 3 3 】

実施の形態 1 2 .

実施の形態 1 ～実施の形態 1 1 では、終端抵抗の反対側はグランドもしくは、電源に接続したが、オープンの状態でも同様の効果が得られる。このような構成にすることにより、スパイク状の伝送ロスの発生を防止することができる。

【 0 0 3 4 】

実施の形態 1 2 によれば、終端抵抗の反対側に配線パターンを設けることなく、スパイク状の伝送ロスの発生を防止することができる。

【 0 0 3 5 】

実施の形態 1 3 .

実施の形態 1 ～実施の形態 1 2 では、終端抵抗をコネクタの空きピンに接続した例について述べた。終端抵抗としては、通常の抵抗部品以外に、基板内蔵抵抗、印刷抵抗、高抵抗線路、比較的長い線路などが用いられる。また、コンデンサ素子やインダクタンス素子を設けても同様の効果が得られる。すなわち、コネクタの空きピンを直接グランドや電源に接続せずに、何らかのロスを与える素子を

接続することによって、スパイク状の伝送ロスの発生を防止することができる。

ロスを与える素子は、コネクタの空きピンに直接接続しても良いし、線路やビア、スルーホールを介して接続しても良い。

【 0 0 3 6 】

実施の形態 1 3 によれば、比較的広い周波数範囲において、スパイク状の伝送ロスの発生を防止することができる。

【 0 0 3 7 】

実施の形態 1 4 .

実施の形態 1 ～実施の形態 1 3 では、コネクタの空きピン全てに終端抵抗を接続した例について述べたが、コネクタの空きピンの一部に終端抵抗を設けても同様の効果が得られる。信号線路の周囲の空きピンが信号線路の伝送特性に悪影響を与えているため、信号線路の周囲の空きピンに終端抵抗を設けることにより、スパイク状の伝送ロスの発生を防止することができる。

【 0 0 3 8 】

実施の形態 1 4 によれば、全ての空きピンに終端抵抗を用いることなく、スパイク状の伝送ロスの発生を防止することができる。

【 0 0 3 9 】

実施の形態 1 5 .

実施の形態 1 ～実施の形態 1 4 は、各々の空きピン処理方法について示したが、これらの空きピン処理方法を混在させても良い。

【 0 0 4 0 】

【発明の効果】

この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

高周波信号を伝送する第一の信号線路を有する第一のプリント基板、この第一のプリント基板の第一の信号線路に接続され、高周波信号を伝送する第二の信号線路を有する第二のプリント基板、及び多ピンを有し、第一の信号線路及び第二の信号線路をピンによって接続するように、第一のプリント基板及び第二のプリント基板間に配置されたコネクタを備え、コネクタの第一の信号線路及び第二の

信号線路を接続しない空きピンに損失を与える素子を接続したので、信号線路の伝送ロスの発生を低減することができる。

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 による高速通信用プリント配線基板を示す図である。

【図 2】 この発明の実施の形態 1 による高速通信用プリント配線基板の信号線路の伝送特性を示す図である。

【図 3】 この発明の実施の形態 2 による高速通信用プリント配線基板を示す図である。

【図 4】 この発明の実施の形態 3 による高速通信用プリント配線基板を示す図である。

【図 5】 この発明の実施の形態 4 による高速通信用プリント配線基板を示す図である。

【図 6】 この発明の実施の形態 5 による高速通信用プリント配線基板を示す図である。

【図 7】 この発明の実施の形態 6 による高速通信用プリント配線基板を示す図である。

【図 8】 この発明の実施の形態 7 による高速通信用プリント配線基板を示す図である。

【図 9】 この発明の実施の形態 8 による高速通信用プリント配線基板を示す図である。

【図 1 0】 この発明の実施の形態 9 による高速通信用プリント配線基板を示す図である。

【図 1 1】 この発明の実施の形態 1 0 による高速通信用プリント配線基板を示す図である。

【図 1 2】 この発明の実施の形態 1 1 による高速通信用プリント配線基板を示す図である。

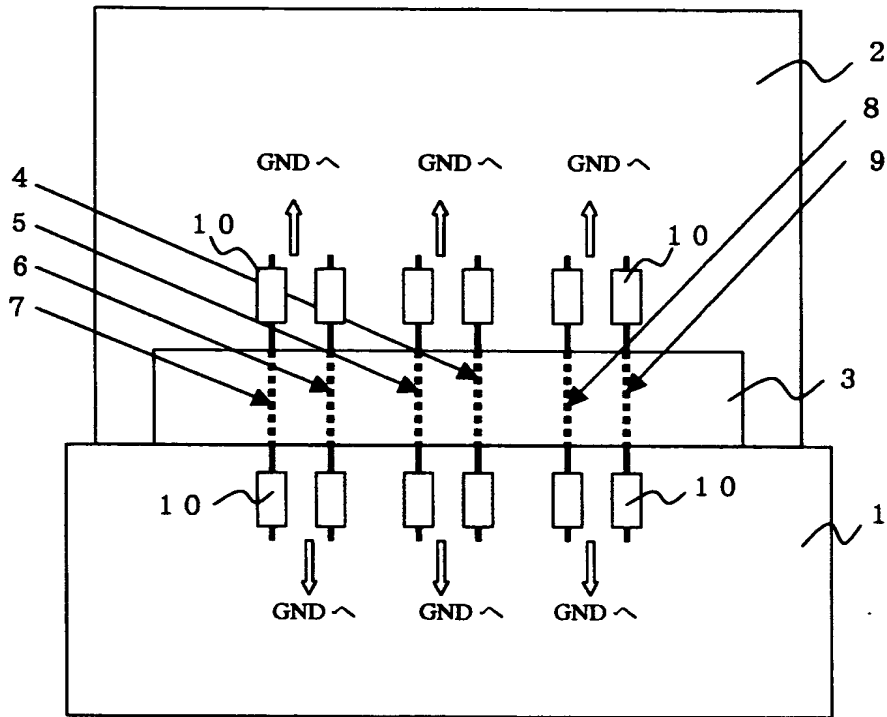
【図 1 3】 従来のプリント配線基板の信号線路の伝送特性を示す図である。

【符号の説明】

1 バックボード、2, 11, 15 ドータボード、
3, 14, 18 コネクタ、4～9, 12, 16 コネクタピン（空きピン）、
10, 13, 17 終端抵抗、20 線路。

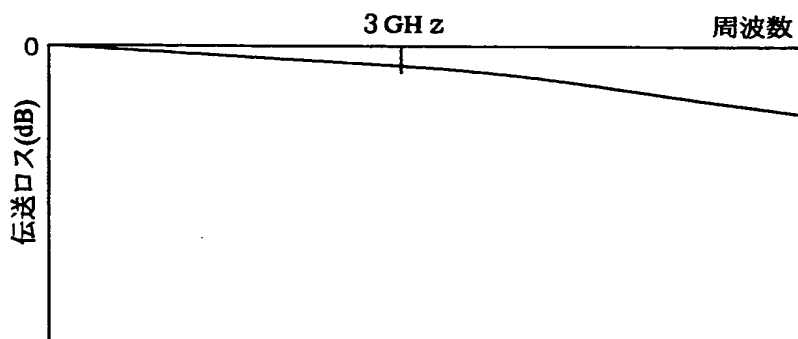
【書類名】 図面

【図 1】

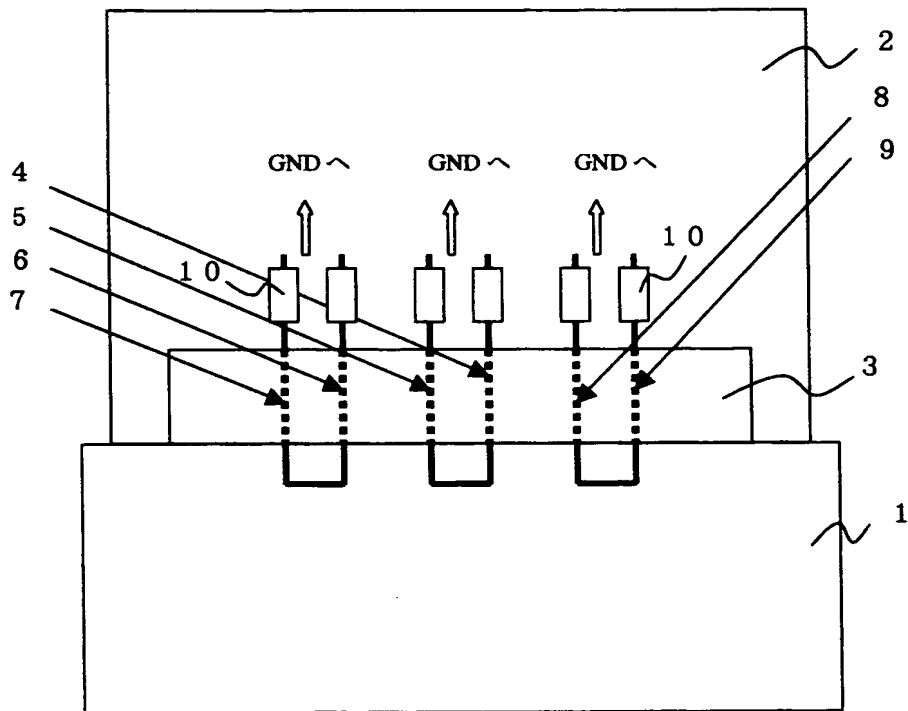


- 1 : バックボード
- 2 : ドータボード
- 3 : コネクタ
- 4 ~ 9 : コネクタピン (空きピン)
- 10 : 終端抵抗

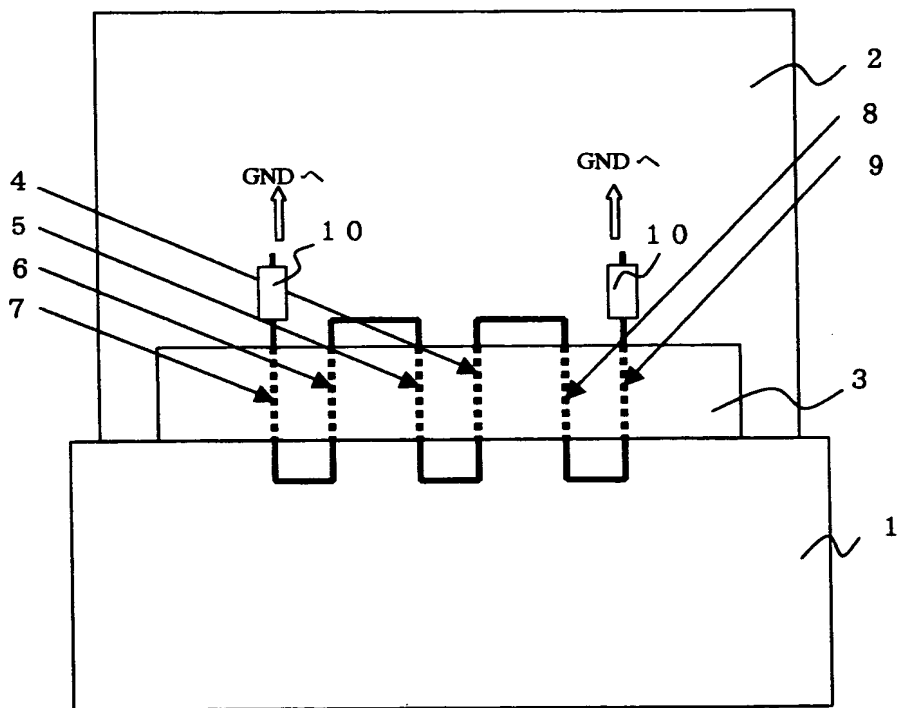
【図 2】



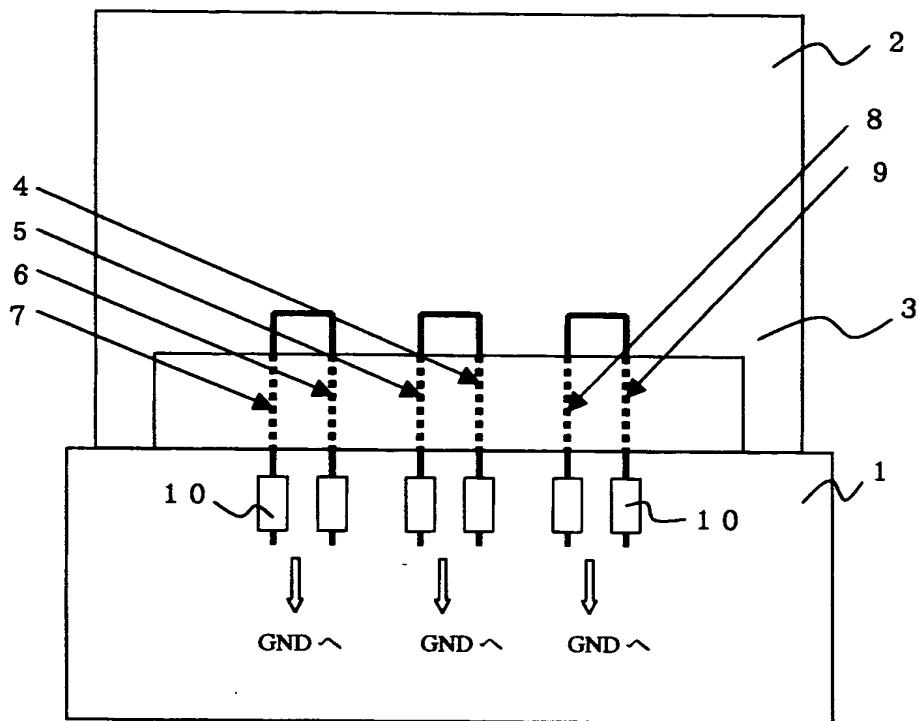
【図 3】



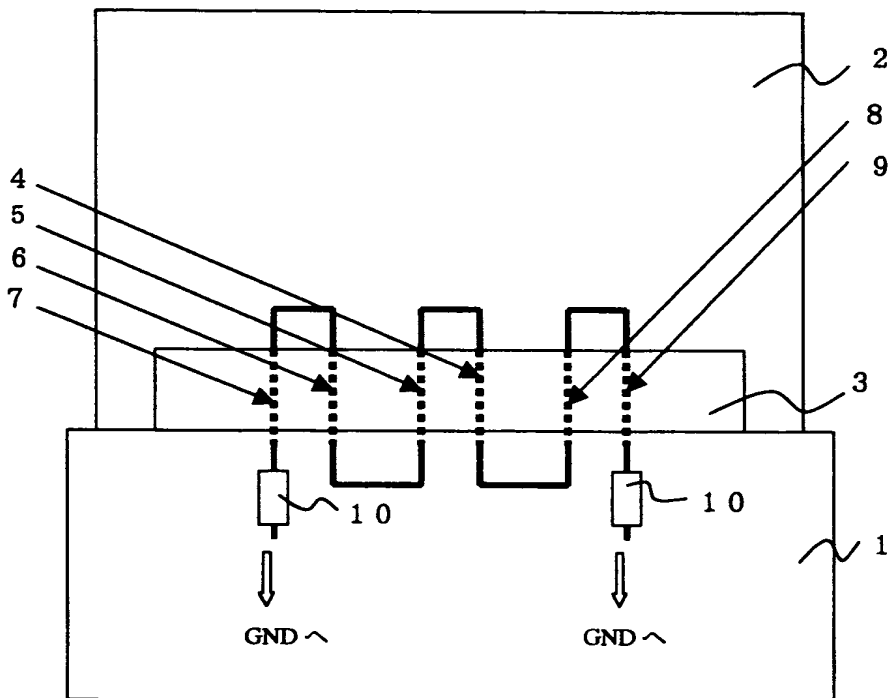
【図 4】



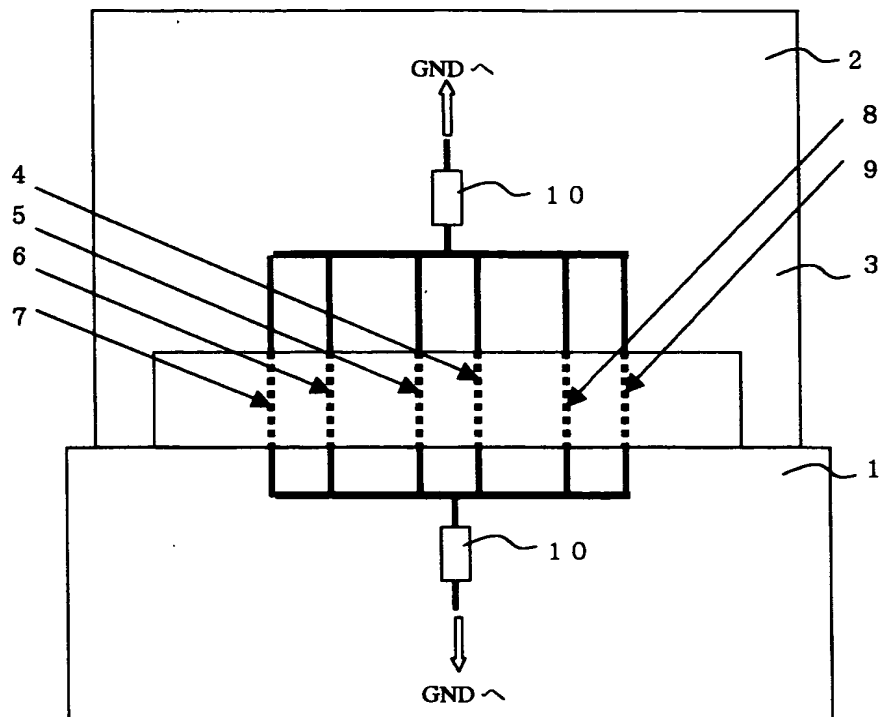
【図 5】



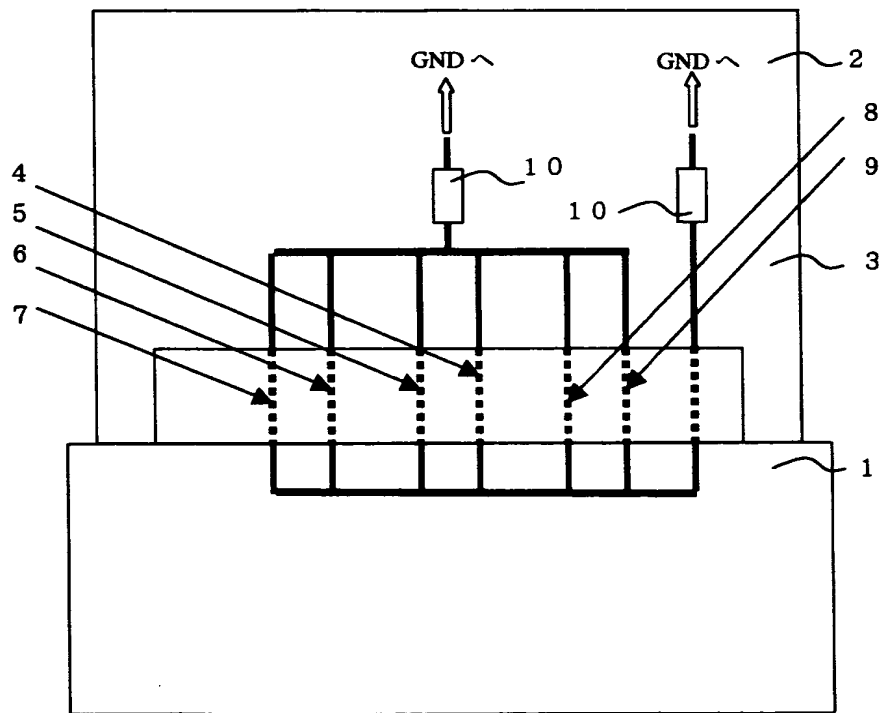
【図 6】



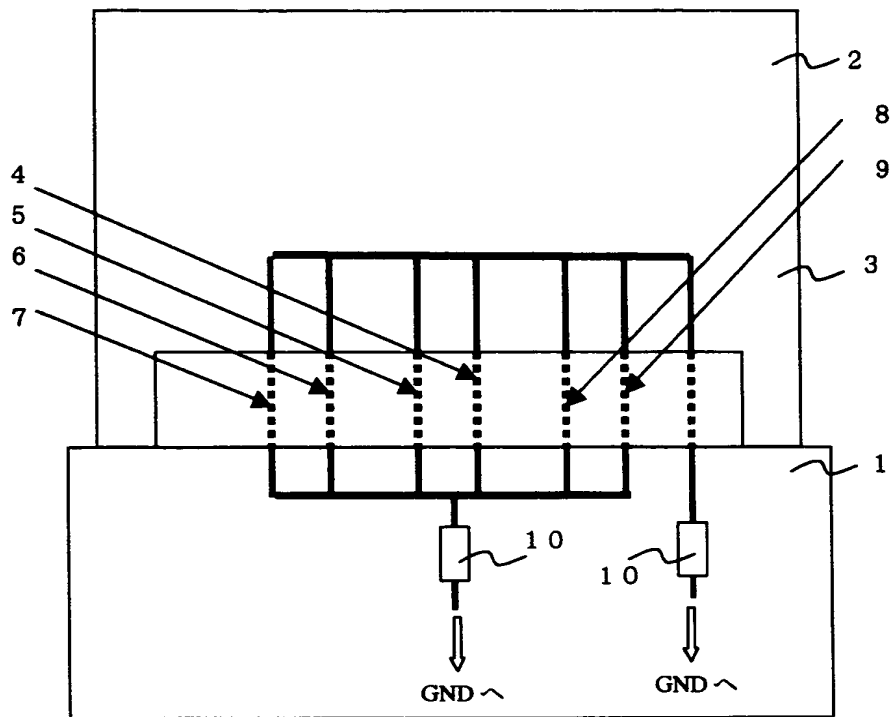
【図7】



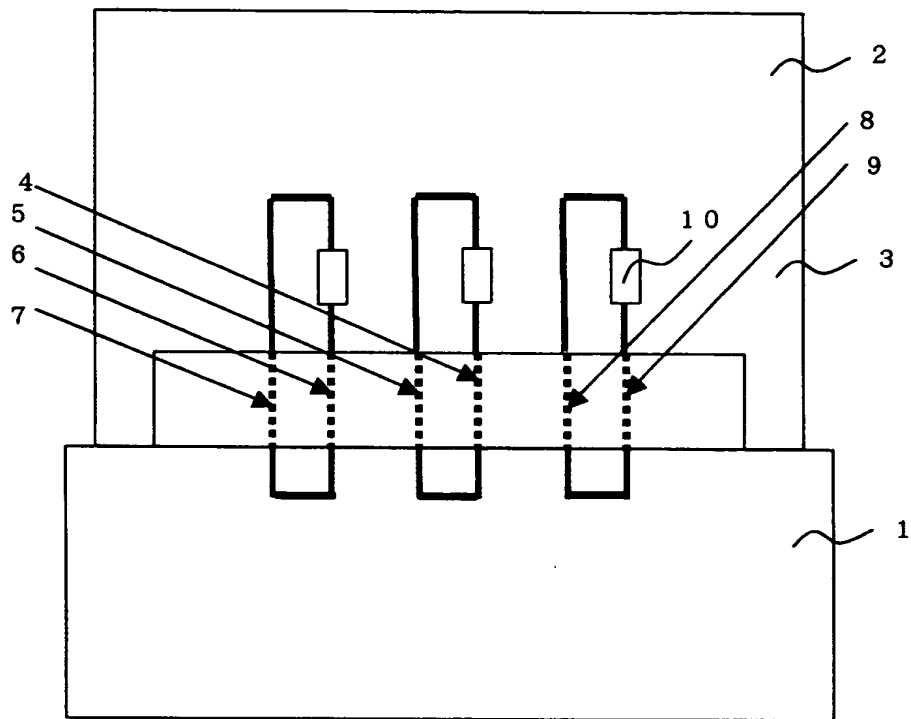
【図8】



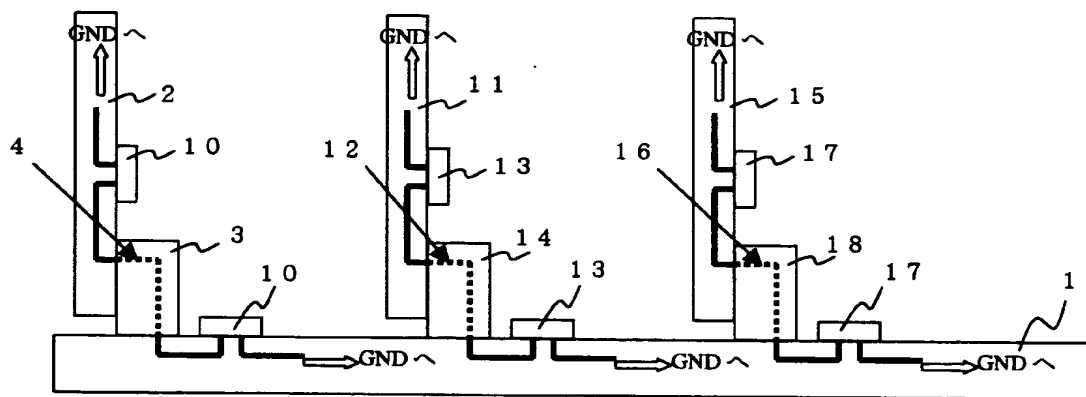
【図 9】



【図 10】

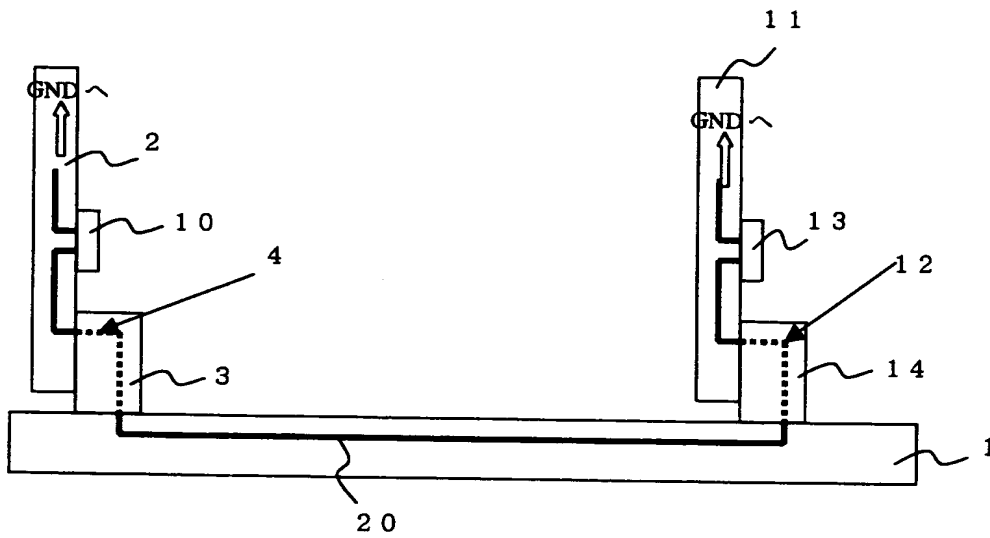


【図 11】

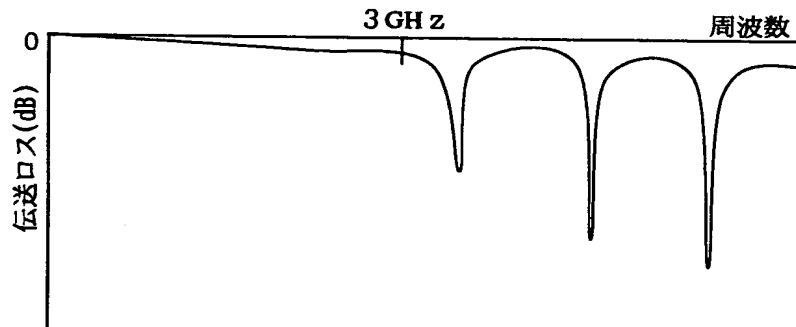


11, 15 : ドータボード
 12, 16 : コネクタピン (空きピン)
 13, 17 : 終端抵抗
 14, 18 : コネクタ

【図 12】



【図 13】



【書類名】 要約書

【要約】

【課題】 多ピンコネクタの空きピンの影響を除去することができるようにした、高速通信用プリント配線基板を得る。

【解決手段】 バックボード 1 側の信号線路とドータボード 2 側の信号線路を接続するように配置された多ピンコネクタ 3 では、信号線路を接続しない空きピン 4 ～ 9 が生じ、この空きピン 4 ～ 9 による信号線路の伝送ロスをなくするために、空きピン 4 ～ 9 の両端に終端抵抗 1 0 を接続し、この終端抵抗 1 0 の空きピンと反対側をグランドまたは電源に接続して、空きピン 4 ～ 9 による信号線路の伝送ロスをなくすようにした。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日 1990年 8月24日
[変更理由] 新規登録
住 所 東京都千代田区丸の内2丁目2番3号
氏 名 三菱電機株式会社